

Modul 4: Aljabar Boolean & Gerbang Logika

Sirkuit Logika Digital dan Optimasi Hardware

Kusuma Web

June 18, 2026

Struktur Aljabar Boolean

Definisi Matematika

Aljabar Boolean adalah struktur aljabar pada himpunan elemen $B = \{0, 1\}$ dengan dua operator biner $+$ (OR) dan \cdot (AND), serta satu operator uner $'$ atau \neg (NOT) yang memenuhi serangkaian aksioma.

Hukum-Hukum Penting Aljabar Boolean:

- **Identitas:** $x + 0 = x$ dan $x \cdot 1 = x$
- **Dominansi (Anulasi):** $x + 1 = 1$ dan $x \cdot 0 = 0$
- **Komplemen:** $x + x' = 1$ dan $x \cdot x' = 0$
- **Idempoten:** $x + x = x$ dan $x \cdot x = x$
- **Absorpsi:** $x + (x \cdot y) = x$ dan $x \cdot (x + y) = x$
- **Distributif:** $x \cdot (y + z) = (x \cdot y) + (x \cdot z)$ dan $x + (y \cdot z) = (x + y) \cdot (x + z)$

Gerbang Logika Dasar dan Turunan

Gerbang logika adalah representasi fisik sirkuit elektronika dari Aljabar Boolean:

Gerbang	Simbol Aljabar	Output = 1 Jika	Persamaan Logika
AND	$A \cdot B$	Kedua input bernilai 1	$Y = A \cdot B$
OR	$A + B$	Salah satu/kedua input 1	$Y = A + B$
NOT	A'	Input bernilai 0 (kebalikan)	$Y = A'$
NAND	$(A \cdot B)'$	Tidak kedua input bernilai 1	$Y = \overline{A \cdot B}$
XOR	$A \oplus B$	Input berbeda (satu ganjil)	$Y = A'B + AB'$

Gerbang Universal

Gerbang **NAND** dan **NOR** disebut gerbang universal karena kombinasi dari salah satu jenis gerbang tersebut dapat menggantikan fungsi gerbang dasar lainnya (AND, OR, NOT).

Penyederhanaan Fungsi Boolean dengan K-Map

Mengapa Memerlukan Penyederhanaan?

Menyederhanakan ekspresi Boolean secara langsung meminimalkan jumlah komponen gerbang logika fisik yang diperlukan pada sirkuit terpadu (IC), menghemat konsumsi daya dan biaya produksi.

Metode Peta Karnaugh (K-Map)

K-Map adalah metode visual grafis untuk menyederhanakan ekspresi Boolean tanpa harus menggunakan manipulasi aljabar yang rumit.

- 1 Susun tabel kebenaran dari fungsi Boolean.
- 2 Petakan nilai output '1' ke dalam grid K-Map yang diurutkan menggunakan kode Gray (berubah 1 bit per kolom/baris).
- 3 Lakukan pengelompokan (looping) berukuran pangkat dua ($2, 4, 8, \dots$) pada sel bernilai '1' yang bertetangga.
- 4 Ekstrak persamaan term baru dengan mengabaikan variabel yang berubah nilai di dalam

Implementasi dalam Sistem Digital

1. Unit Logika Aritmatika (ALU - Arithmetic Logic Unit)

ALU pada prosesor komputer dikonstruksi menggunakan susunan transistor yang membentuk gerbang logika kompleks:

- **Half Adder:** Menggunakan gerbang **XOR** untuk menghitung penjumlahan bit ($Sum = A \oplus B$) dan gerbang **AND** untuk menghitung nilai sisa ($Carry = A \cdot B$).
- **Full Adder:** Menggabungkan dua Half Adder dan gerbang OR untuk memproses sisa penjumlahan dari bit sebelumnya.

2. Multiplexer & Dekoder

Rangkaian digital selektor jalur data (Multiplexer) dan penerjemah alamat memori (Decoder) dirancang murni berdasarkan fungsi logika Boolean berskala besar.